

## Patent Abstracts of Japan

PUBLICATION NUMBER : 06310563  
PUBLICATION DATE : 04-11-94

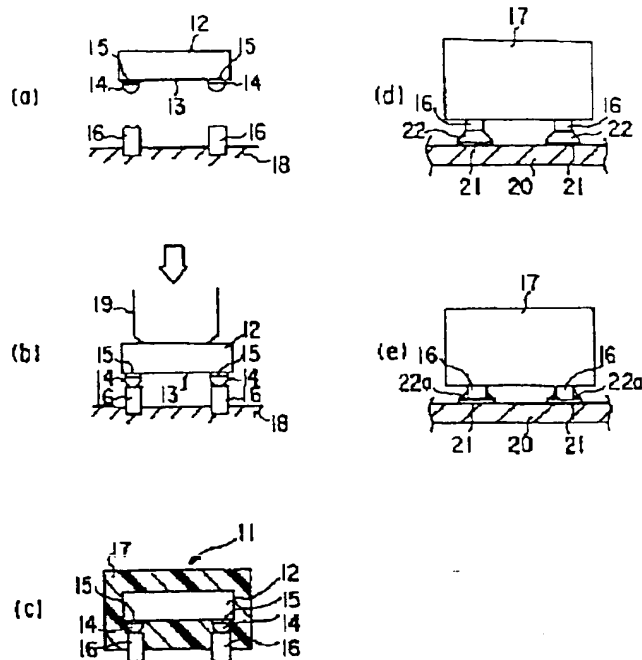
APPLICATION DATE : 24-12-93  
APPLICATION NUMBER : 05328403

APPLICANT : TOSHIBA CORP;

INVENTOR : ATSUMI KOICHIRO;

INT.CL. : H01L 21/60

TITLE : SEMICONDUCTOR DEVICE AND  
MANUFACTURE THEREOF



ABSTRACT : PURPOSE: To provide a highly reliable semiconductor device which can be used in flip-flop bonding, can be packaged, and the manufacturing method of the semiconductor device.

CONSTITUTION: An IC chip 12, on which a chip electrode 15 is formed, a package 17 covering the IC chip 12, and metal posts 16 bonded to the chip electrode 15 with its parts exposed from the package 17, are provided. Flip-chip binding is performed to a substrate 20, and the package electrode 15 is bonded to a substrate electrode 21.

COPYRIGHT: (C) JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-310563

(43) 公開日 平成6年(1994)11月4日

(51) Int.Cl.<sup>5</sup>

H 0 1 L 21/60

識別記号

3 1 1 S 6918-4M

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 8 O L (全 7 頁)

(21) 出願番号 特願平5-328403

(22) 出願日 平成5年(1993)12月24日

(31) 優先権主張番号 特願平5-7508

(32) 優先日 平5(1993)1月20日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 榎美 幸一郎

神奈川県横浜市磯子区新磯子町33番地 株

式会社東芝生産技術研究所内

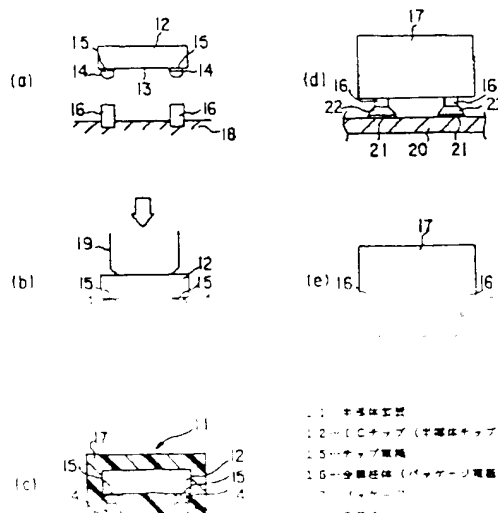
(74) 代理人 弁理士 飯江 武彦

(54) 【発明の名称】 半導体装置および半導体装置の製造方法

(57) 【要約】

【目的】 フリップチップボンディングに使用できるとともにパッケージングが可能で信頼性の高い半導体装置および半導体装置の製造方法を提供することにある。

【構成】 チップ電極15が形成されたICチップ12と、このICチップ12を覆ったパッケージ17と、チップ電極15に接合され、その一部をパッケージ17から露出させた金属柱体16とを備え、基板20にフリップチップボンディングされてパッケージ電極15を基板



- 1...半導体装置
- 12...ICチップ (半導体チップ)
- 15...チップ電極
- 16...金属柱体 (パッケージ電極)
- 17...パッケージ
- 20...基板
- 21...金属柱
- 22...金属柱

## 【特許請求の範囲】

【請求項1】 チップ電極が形成された半導体チップと、この半導体チップを覆ったパッケージと、上記チップ電極に接合され、その一部を上記パッケージから露出させたパッケージ電極とを備え、基板にフリップチップボンディングされて上記パッケージ電極を基板電極に接合する半導体装置。

【請求項2】 上記パッケージ電極が金属柱体であることを特徴とする前記請求項1記載の半導体装置。

【請求項3】 上記パッケージ電極が金属パッドであることを特徴とする前記請求項1記載の半導体装置。

【請求項4】 上記パッケージ電極がバンプであることを特徴とする前記請求項1記載の半導体装置。

【請求項5】 半導体チップに形成されたチップ電極にパッケージ電極を接合し上記チップ電極に上記パッケージ電極を一体化する第1の工程と、上記半導体チップを、上記金属パッドを露出させながら上記バンプとともに封止する第2の工程とを具備した半導体装置の製造方法。

【請求項6】 上記パッケージ電極が金属柱体であり、この金属柱体が支持体から上記チップ電極に移されて接合される工程を備えたことを特徴とする上記請求項5記載の半導体装置の製造方法。

【請求項7】 上記パッケージ電極がリードから切断される金属パッドであり、上記リードに上記チップ電極が接合される工程と、上記リードが切断されて上記金属パッドが形成される工程を備えたことを特徴とする上記請求項5記載の半導体装置の製造方法。

【請求項8】 チップ電極にバンプが接続される工程を備えたことを特徴とする上記請求項5記載の半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば、バンプを有し基板にフリップチップボンディングされる半導体装置およびこの半導体装置の製造方法に関する。

【0002】

【従来の技術】 一般に、ICチップ等の半導体チップを基板に実装する方法の1つとして、半導体チップをベア状態のまま直接基板に実装するフリップチップボンディ

ング、或いは、窒素ガス雰囲気中での気密封止が行われてベアチップが保護され、ベアチップの耐環境に対する信頼性が高められる。ここで、図9(c)においては、半導体チップ1は液状樹脂5によって封止されている。

【0005】

【発明が解決しようとする課題】 ところで、液状樹脂封止を行った場合には、フラットパッケージIC等のようなプラスチックモールドパッケージよりも信頼性が低かった。また、気密封止を行った場合にはコストが高く、気密封止は比較的高級な電子回路モジュールに採用されていた。

【0006】 また、半導体チップ1に形成されるフリップチップ用のバンプ3…として、金バンプやはんだバンプ等が使用されるが、これらのうち金バンプを被接合面である基板電極の表面にはんだ付けした場合には、金のはんだに拡散して食われるという問題があるため、金バンプを有する半導体チップをはんだコート基板に実装することは実用上好ましくない。

【0007】 さらに、従来のフリップチップボンディング方法においては半導体チップ1がベア状態のままハンドリングされるため、半導体チップ1の破損が生じ易かった。

【0008】 また、従来のフリップチップボンディング方法においてはバンプ3…を基板2の電極4…に直接的に接合する必要があったため、フリップチップボンディング用のモールドパッケージは存在しなかった。

【0009】 本発明の目的とするところは、フリップチップボンディングに使用できるとともにパッケージングが可能で信頼性の高い半導体装置および半導体装置の製造方法を提供することにある。

【0010】

【課題を解決するための手段および作用】 上記目的を達成するために請求項1の発明は、チップ電極が形成された半導体チップと、この半導体チップを覆ったパッケージと、チップ電極に接合され、その一部をパッケージから露出させたパッケージ電極とを備え、基板にフリップチップボンディングされてパッケージ電極を基板電極に接合する半導体装置にある。

【0011】 また、請求項5の発明は、半導体チップに

半導体チップ1は、図9(a)に示すように、基板2の向きに載置される。そして、半導体チップ1と基板2との間のはんだペーストが溶かされ、図9(b)に示すように半導体チップ1のバンプ3…が基板電極4…に接合

される。このようにして、半導体装置が形成される。

【0012】 そして、これらの発明は、フリップチップボンディングされる半導体チップのパッケージングを可

【実施例】以下、本発明の各実施例を図1～図8に基づいて説明する。図1は本発明の第1の実施例を示すもので、図1中の(a)～(e)は半導体装置11の製造方法の各工程を順に表している。

【0014】半導体装置11は図1(a)～(c)に示すように半導体チップとしてのICチップ12を備えており、このICチップ12は素子形成面13に複数のパンプ(金属突起)14…を突設されている。パンプ14…はICチップ12の素子形成面13に露出したチップ電極15…上にめっき法やボールパンプ法等により形成

されており、例えば素子形成面13の縁部に沿って配設されている。

【0015】また、図1(a)～(e)中に16…で示すのはパッケージ電極としての金属柱体である。この金属柱体16…は直方体状に形成されており、長手方向の一端部をパンプ14…に接合されている。そして、各金属柱体16…はその長手方向をICチップ12の素子形成面13に対して略垂直に向いている。

【0016】さらに、上記ICチップ12にはパッケージングが施されており、ICチップ12は樹脂製の矩形なパッケージ17によって覆われている。そして、パッケージ17はICチップ12とパンプ14…との全体とを覆うとともに、金属柱体16…の一部を突出させている。そして、パッケージ17は金属柱体16…の先端部を露出させている。

【0017】つぎに、上述の半導体装置11の製造方法を説明する。図1(a)に示すように、ICチップ12のA1製のチップ電極15…にパンプ(金パンプ)14…が形成される。パンプ14の作製方法として、例えばめっき法やボールパンプ法等を採用できる。金属柱体16…がパンプ14…の配置に合わせて並べられ、金属柱体16…はその長手方向を上下に向ける。金属柱体16…は支持体18によって支持され、支持体18にその一部を入込ませる。

【0018】金属柱体16には金めっきされた銅柱体が採用されている。パンプ14…と金属柱体16…とが位置合せされて、ICチップ12が金属柱体16に押圧される。そして、金属柱体16…の先端部が対応するパンプ14…に接し、金属柱体16…がパンプ14…に接合される。

に示すように、ICチップ12が金属柱体16…を付けたまま、樹脂製のパッケージ17によって全体を覆われる。

【0021】封止ののち、金属柱体16…は支持体18から抜き出される。そして、金属柱体16…はその一部をパッケージ17から突出させ、金属柱体16…の下端部がパッケージ17から露出する。

【0022】金属柱体16…の突出量は前の工程において支持体18に埋込まれた部分によって確保され、全体的に均一に設定される。こののち、図1(d)に示すように、半導体装置11の金属柱体16…と、基板としての回路基板20に形成された基板電極21…とが位置合せされ、半導体装置11が回路基板上の所定位置にフリップチップ式に載置される。基板電極21…には予めはんだペースト22…が供給されており、金属柱体16…の露出した側の先端がはんだペースト22…に接する。

【0023】回路基板20が半導体装置11を載置したままリフロー炉に通され、はんだペースト22…が加熱されて溶融する。そして、図1(e)に示すように、金属柱体16…がはんだ22a…を介して基板電極21…に接合され、半導体装置11が回路基板20にはんだ付けされる。そして、半導体装置11のフリップチップボンディングが完了する。

【0024】上述のような半導体装置11においては、ICチップ12をパッケージ17により覆って回路基板20に実装することができるので、フリップチップボンディング用のICチップ12の信頼性を高めることが可能である。

【0025】また、金パンプ14…とはんだ22…との間に金属柱体16…が介在しているので、金パンプ14…の食われを防止することができ、良好なボンディングが可能になる。

【0026】さらに、金属柱体16…の材料を基板電極21…の材料に応じて選択すれば、これまでは材料の組合わせを原因として不可能とされていたボンディングが可能になる。

【0027】また、ICチップ12がパッケージ17により覆われているので、ハンドリングの際にICチップ12に破損が生じることを防止できる。次に、本発明の第2の実施例を図2～図6に基づいて説明する。なお、

図2は本発明の第2の実施例を示すもので、図2中の(a)～(e)は半導体装置11の製造方法の各工程を順に表している。

【0028】半導体装置11は図2(a)～(c)に示すように半導体チップとしてのICチップ12を備えており、このICチップ12は素子形成面13に複数のパンプ(金属突起)14…を突設されている。パンプ14…はICチップ12の素子形成面13に露出したチップ電極15…上にめっき法やボールパンプ法等により形成

されており、例えば素子形成面13の縁部に沿って配設されている。

【0029】また、図2(a)～(e)中に16…で示すのはパッケージ電極としての金属柱体である。この金属柱体16…は直方体状に形成されており、長手方向の一端部をパンプ14…に接合されている。そして、各金属柱体16…はその長手方向をICチップ12の素子形成面13に対して略垂直に向いている。

図3は本発明の第2の実施例を示すもので、図3中の(a)～(e)は半導体装置11の製造方法の各工程を順に表している。

【0030】半導体装置11は図3(a)～(c)に示すように半導体チップとしてのICチップ12を備えており、このICチップ12は素子形成面13に複数のパンプ(金属突起)14…を突設されている。パンプ14…はICチップ12の素子形成面13に露出したチップ電極15…上にめっき法やボールパンプ法等により形成

だ付けされている。

【0029】インナリード切片32…の形成には、図4(a)～(c)に示すようにTABテープ35が利用されている。そして、TABテープ35として、TAB(Tape Automated Bonding)技術に用いられるものと同様のものを利用することが可能である。

【0030】つまり、TABテープ35においては、絶縁性のフィルム36の表面に複数のリードとしてのインナリード37…を有する回路パターンが形成されており、インナリード37…の先端部が、フィルム36に開口したチップ装着孔38の中央側へ向けて突出している。

【0031】インナリード37…の一端側はICチップ12に突設されたバンプ14…と対応する位置関係にある。また、インナリード37…はその他端側にテストパッド(図示しない)を一体に形成されている。

【0032】つぎに、半導体装置31の製造方法を説明する。まず、図4(a)に示すように、ICチップ12のバンプ14…とインナリード37…の先端部とが位置合わせされる。図4(b)に示すようにICチップ12はボンディングステージ39に載置されており、TABテープ35に下方から対向している。

【0033】加熱ツール40がTABテープ35に向かって下降し、チップ装着孔38に入込んでインナリード37…の先端部に接する。そして、加熱ツール40がインナリード37…を加熱しながらICチップ12に向けて押圧し、互いに対応するインナリード37…とバンプ14…とを一括に接合する。そして、ICチップ12がインナリードボンディングされ、ICチップ12付きのTABテープ35が形成される。

【0034】このとき、ICチップ12を電気テスト或いはバーンインテストしてICチップ12の初期特性、或いは動作特性を調べ、良品・不良品を判別することが可能である。

【0035】つぎに、ICチップ12が、図4(c)に示すよう打抜かれ、図5(d)に示すようにTABテープ35から切離される。この際、ICチップ12はTABテープ35に装着されたままダイ41の上に載せられるとともに、吸着ノズル42の先端に吸着されている。そして、上記ダイ41と、吸着ノズル42を同軸的に覆った中空なポンチ43とが組合わされ、ポンチ43が

となる。図5(d)に示すようにインナリード切片32…は、ICチップ12の側方へ幾分突出している。さらに、インナリード切片32…の突出量は切離し時の切断位置により決まる。そして、切断位置がICチップ12に近ければインナリード切片32…の突出量は小となり、遠ければ突出量は大となる。

【0038】ポンチ43がダイ41から離れ、TABテープ35から切離されたICチップ12が吸着ノズル42により吸着されたまま搬送される。図5(e-1)に示すようにICチップ12は回路基板33の上方に運ずる。回路基板33の基板電極34…には、予めはんだペーストが塗布されている。

【0039】ICチップ12のインナリード切片32…と回路基板33の基板電極34…とが位置合わせされたのち、ICチップ12が回路基板33に載置される。そして、ICチップ12が、はんだペーストを介して回路基板33に仮固定される。

【0040】ICチップ12を載置した回路基板33が、図5(e-1)に示すように加熱炉に通され、はんだ44が溶かされて、インナリード切片32…が回路基板33の基板電極34…にはんだ付けされる。

【0041】この他に、例えば図6(e-2)に示すように、加熱ツール45によりICチップ12を局部加熱してインナリード切片32…を基板電極34…にはんだ付けしてもよい。

【0042】上述の実施例において、半導体装置31はインナリード切片32を介して実装されている。そして、第1の実施例においてはパッケージ電極として金属柱体16…が用いられているが、上述の第2の実施例に示すように例えばTABテープ35のインナリード37…をパッケージ電極として利用することも可能である。

【0043】次に、本発明の第3実施例を図7(a)～(e)に基づいて説明する。なお、前述の各実施例と同様の部分については同一番号を付し、その説明は省略する。本実施例においては、パッケージ電極として金バンプ51が直接利用されている。金バンプ51は立方体状に成形されており、図7(c)に示すように、金バンプ51の長手方向の一端部はチップ電極15に接合されている。さらに、金バンプ51の他端部はパッケージ17から突出している。

【0044】金バンプ51のチップ電極15側の場合の

と断面に形成され、切断位置は、ICチップ12の側方等の部位に設定される。そして、インナリード37…は先端部を切断され、ICチップ12と一体にTABテープ35から切離される。

チップ12は支持体60から抜き出され、そして、半導体装置53は回路基板20にフリップチップ式に搭載され、図7(e)に示すように金バンプ51がはんだ21を介して基板電極34…に接合される。

様の部分については同一番号を付し、その説明は省略する。第3実施例で金バンプ51がICチップ12に転写されたのに対し、本実施例においては、図8(a)に示すように金バンプ56がチップ電極15上に直接形成される。金バンプ56の形状は直方体状である。この金バンプ56の作製方法として、例えばめっき法を採用することが可能である。なお、本発明は、前述の各実施例に限定されず、要旨を逸脱しない範囲で種々に変形することが可能である。

【0046】

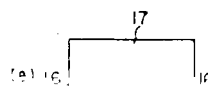
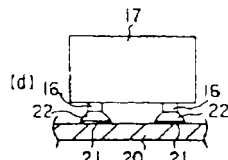
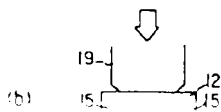
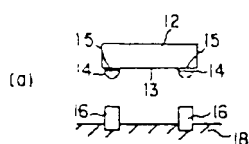
【発明の効果】以上説明したように請求項1の発明は、チップ電極が形成された半導体チップと、この半導体チップを覆ったパッケージと、チップ電極に接合され、その一部をパッケージから露出させたパッケージ電極とを備え、基板にフリップチップボンディングされてパッケージ電極を基板電極に接合する半導体装置である。

【0047】また、請求項5の発明は、半導体チップに形成されたチップ電極にパッケージ電極を接合しチップ電極にパッケージ電極を一体化する第1の工程と、半導体チップを、金属パッドを露出させながらバンプとともに封止する第2の工程とを具備した半導体装置の製造方法である。

【0048】そして、これらの発明によれば、フリップチップボンディングされる半導体チップのパッケージングを可能にし、フリップチップボンディング用の半導体装置の信頼性を向上できるという効果がある。

【図面の簡単な説明】

【図1】



- 1 半導体装置
- 2 ICチップ(半導体チップ)
- 5 チップ電極
- 6 金属柱体(金属パッド)
- 7 パッケージ
- 8 支持体
- 9 基板電極
- 10 金バンプ

【図1】(a)～(e)は本発明の第1の実施例の半導体装置および半導体装置の製造方法を示す説明図。

【図2】本発明の第2の実施例の半導体装置を示す断面図。

【図3】図2中の半導体装置が実装された状態を示す断面図。

【図4】(a)～(c)は本発明の第2の実施例の製造方法の各工程を順に示す説明図。

【図5】図4中の(c)に続く各工程を順に示す説明図。

【図6】加熱ツールを用いたはんだ付けの工程を示す説明図。

【図7】(a)～(e)は本発明の第3の実施例の半導体装置および半導体装置の製造方法を示す説明図。

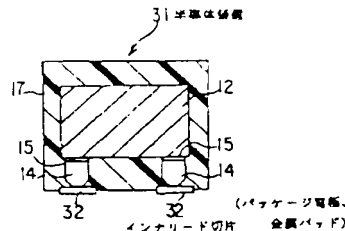
【図8】(a)～(d)は本発明の第4の実施例の半導体装置および半導体装置の製造方法を示す説明図。

【図9】(a)～(c)は従来のフリップチップボンディング方法を示す説明図。

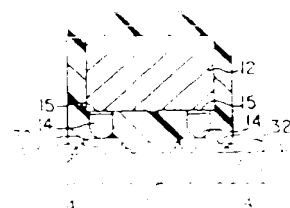
【符号の説明】

1 半導体装置、2 ICチップ(半導体チップ)、5 チップ電極、6 金属柱体(金属パッド)、7 パッケージ、8 支持体、9 基板電極、10 金バンプ(パッケージ電極)、11 支持体、12 半導体装置、13 インナリード切片(パッケージ電極、金属パッド)、14 インナリード(リード)、15 金バンプ(パッケージ電極)、16 支持体、17 半導体装置、18 金バンプ(パッケージ電極)、19 半導体装置。

【図2】



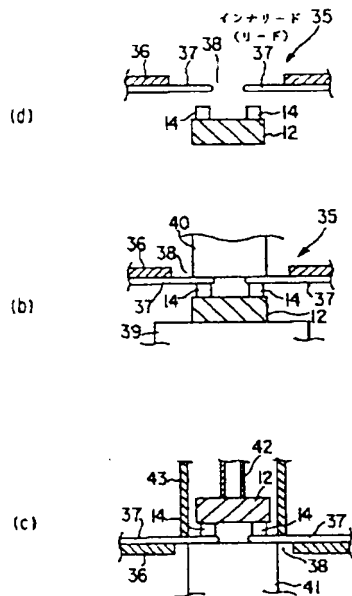
【図3】



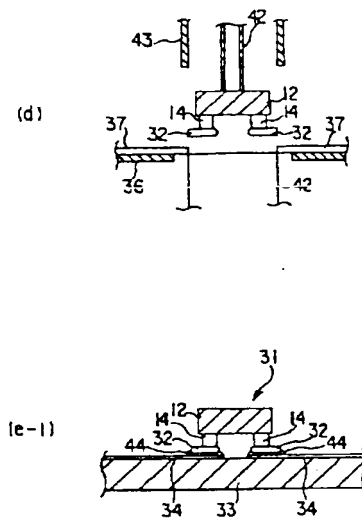
(6)

特開平6-310563

【図4】

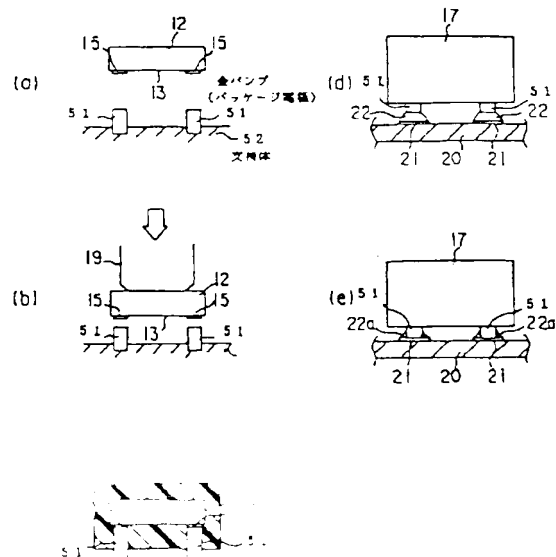
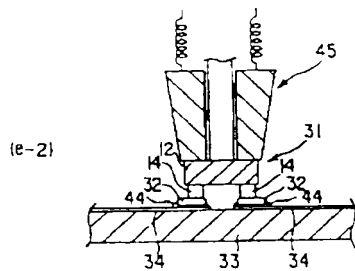


【図5】



【図7】

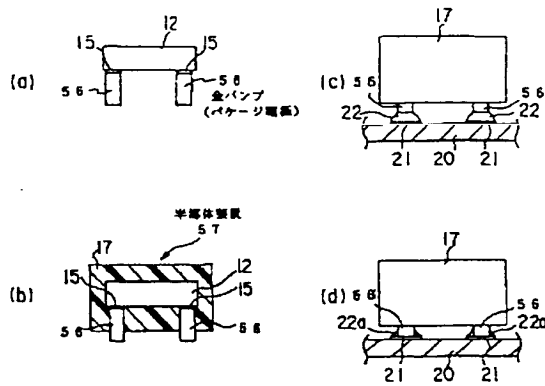
【図6】



(7)

特開平6-310563

【図8】



【図9】

